

(19) 日本国特許庁 (J P)

(12) 特 許 公 報 (B 2)

(11) 特許番号

第2559669号

(45) 発行日 平成 8 年(1996) 12 月 4 日

(24) 登録日 平成 8 年(1996) 9 月 5 日

(51) Int. Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 21/28	3 0 1		H 0 1 L 21/28	3 0 1 T

請求項の数 5 (全 5 頁)

(21) 出願番号 特願平6-17747

(22) 出願日 平成 6 年(1994) 1 月 19 日

(65) 公開番号 特開平6-295881

(43) 公開日 平成 6 年(1994) 10 月 21 日

(31) 優先権主張番号 6 1 6 / 1 9 9 3

(32) 優先日 1993 年 1 月 19 日

(33) 優先権主張国 韓国 (K R)

(73) 特許権者 591044131

エルジイ・セミコン・カンパニー・リミ
テッド

大韓民国 チュングチェオンブグード
チェオンジュンシ ヒャンギエオンード
ン 50

(72) 発明者 ゾン・ス・ピョン

大韓民国・ソウル・シ・カンアケグ・
シンリム13ードン・705-65・ナンゴク
アパートメント 8-206

(72) 発明者 ヒョン・ズン・キム

大韓民国・ソウル・シ・ソチョグ・ザ
ムオンードン・57・デリムアパートメン
ト 8-803

(74) 代理人 弁理士 山川 政樹

審査官 國島 明弘

最終頁に続く

(54) 【発明の名称】 シリサイド膜の形成方法

1

(57) 【特許請求の範囲】

【請求項 1】 シリコン基板上に耐火性金属とコバルト膜を真空状態のまま蒸着する工程と、熱処理して前記シリコン基板と耐火性金属との境界にシリサイド膜を形成する工程と、エッチング溶液で未反応の前記コバルト膜と耐火性金属を除去する工程と、を有することを特徴とするシリサイド膜の形成方法。

【請求項 2】 耐火性金属は、Ta、Zr、Hf のいずれかで形成することを特徴とする前記請求項 1 記載のシリサイド膜の形成方法。

【請求項 3】 耐火性金属の厚さは、70 Å 以下に形成することを特徴とする前記請求項 1 または請求項 2 記載のシリサイド膜の形成方法。

【請求項 4】 コバルト膜の厚さは、250 Å 以下で形

2

成することを特徴とする前記請求項 1 記載のシリサイド膜の形成方法。

【請求項 5】 前記熱処理は窒素またはアンモニア雰囲気において 500 ~ 900 °C 温度で所定時間を施すことを特徴とする前記請求項 1 記載のシリサイド膜の形成方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は半導体装置製造方法におけるシリサイド膜形成方法に関し、特に厚さが 200 Å 以下の極めて薄いコバルトシリサイド (CoSi₂) の膜形成方法に適切なシリサイド膜形成方法に関する。

【0002】

【従来の技術】 半導体集積技術が発達することにより、数ミクロン以下の半導体素子が集積された。例えば、高

3

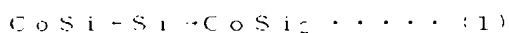
集積化によってMOSトランジスタの大きさは小型化され、MOSトランジスタのソース/ドレーン領域の接合深さは次第に浅くなった。接合の面抵抗は接合深さに反比例するので、ソース/ドレーン領域の接合深さが浅くなるにしたがって面抵抗が増加する。これによって半導体製品の寄生抵抗が増加する。

【0003】近年、超高集積回路を製造するにあたって、寄生抵抗を減少させて素子特性を向上させるために、ソース/ドレーン領域にシリサイド膜を形成した。接合の面抵抗は比抵抗に比例し、接合深さに反比例する。シリコンの比抵抗は $2000\Omega\text{-}\text{\AA}\text{cm}$ 程であり、シリサイド膜の比抵抗は物質によって異なるが、 $500\Omega\text{-}\text{\AA}\text{cm}$ 程である。したがって浅い接合のソース/ドレーン領域にシリサイド膜を形成することにより寄生抵抗である面抵抗を減少させることができた。

【0004】ソース/ドレーン領域にシリサイド膜を形成するということは、接合によるシリコン/基板との反応による結果であるから、シリサイド膜の形成はシリサイド膜の厚さに対する深さだけシリコンからなるソース/ドレーン領域の消耗をもたらす。したがって、形成されたシリサイド膜の厚さ、すなわちソース/ドレーン領域の消耗された部分も接合深さに加算されるので、超高集積素子を製造するためには、厚さが薄く安定したシリサイド膜の形成技術が要求される。また、電気的にみても浅い接合のソース/ドレーン領域に形成されるシリサイド膜はシリサイドとシリコンとの界面が均一になければならない。

【0005】シリサイドは高融点金属とシリコンとの反応により形成されるポリサイド(polyicide)と、高融点金属とシリコンとの反応により形成されるサリサイド(SALICIDE, self-aligned silicide)とに分けられる。従来コバルトシリサイド形成方法を図面に基づいて説明する。図1は従来の浅い接合のソース/ドレーン領域にコバルトシリサイド形成工程断面図であり、図2は一般のP-N接合のドーパント(Dopant)の濃度分布図で、図1(a)に示すように、n型シリコン基板1にソース/ドレーン接合を形成するためにp型不純物イオンを注入する。すなわちp型チャネルトランジスタを形成する場合、図2に示すように、n型シリコン基板にボロンBをイオン注入してソース/ドレーン接合を形成する。

【0006】P-N接合の形成されたシリコン基板1上にコバルト(Co)膜2を蒸着し、図1(b)に示すように、RTPまたは炉を利用して 700°C 以上の温度で熱処理すると、シリコン基板1とコバルト膜2との境界において時間経過によってシリコン(Si)とコバルト(Co)とが



と反応してコバルトシリサイド(CoSi_2)膜3が生成される。ここで、コバルト膜とシリコン(Si)とが

4

全部反応させるのではなく、浅い接合を得るために熱処理時間を制御することによりコバルト膜の一部を未反応とする。

【0007】したがって、図1(b)に示すように、未反応のコバルト膜2とコバルトシリサイド膜3が生成される。ここで、コバルト膜2を $3\text{HCl} + 1\text{H}_2\text{O}_2$ 溶液でエッチングすれば未反応のコバルト膜2と生成されたコバルトシリサイド膜3はエッチング選択比が異なるのでコバルト膜2のみが選択的にエッチングされる。

10 参考文献

1. E.K. Broadvent, M. Delfino, A. E. Morgan, D. K. Sadana, and P. Mailhot, "Self-Aligned Silicided (PtSi and CoSi) Ultra Shallow P⁺-N Junctions", IEEE Electron Device Lett., EDL-8, 318 (1987).

2. E.K. Broadvent, A. E. Morgan, and P. Mailhot, "Application of Self-Aligned CoSi₂ Interconnection in Submicrometer CMOS Transistor", IEEE Trans. Electron Device, ED-36, 1440 (1989).

20

3. L. Van den Hove, R. Wolters, K. Maex, R. F. dekeersmaecker, and G. J. Declercq, "A Self-Aligned CoSi₂ Interconnection and contact Technology for VLSI Application", IEEE Trans. Electron Device, ED-34, 564 (1987).

【0008】

【発明が解決しようとする課題】しかしながら、このような従来のコバルトシリサイド膜形成技術においては、シリサイド膜の厚さが約 900\AA 以上に形成されるので、接合深さが $0.1\mu\text{m}$ 以下である浅い接合の素子に適用した場合、工程の再現性がなく、シリサイドを利用した場合、むしろ特性が悪くなり、また次のような問題点があった。

30

【0009】すなわち、シリコン部材のコバルトシリサイド膜下のドーパントの濃度が高ければ高いほど接触抵抗は低くなり、シリサイド/シリコン境界と接合部との距離が遠ければ遠いほど素子の安定性は増進する。参考文献: S. M. Sze, in "Physics of Semiconductor Device", 2nd Ed. John Wiley & Sons, N. Y., 1981, p304.

【0010】従来コバルトシリサイド形成方法では、従来のシリサイド形成方法によるドーパント濃度再分布図である図3に示すように、コバルトシリサイドの厚さが厚く形成され(約 900\AA)、そのコバルトシリサイド膜形成の際、シリサイドの厚さだけシリコン(Junction)が消耗される。参考文献: M. Nicolet and S. Lau, in "VLSI Electrode Microstructure Science", Vol. 6, N. G. Einspruch and G. B. Larrabee, Eds., (Academic Press, N. Y., 1983) p329.

【0011】また、この時ドーパントが再分布(Redistribution)して相当量損失し、シリサイド/シリコン境界においてドーパント濃度が減少するので、相対的に接触抵抗が増加する。これは図2と図3とを比較すれば、ボロンBの再分布図が変化し、シリサイ

50

ト膜が肉厚に形成されるのでシリサイドとシリコンとの境界におけるドーパント（サロチ）濃度がさらに減少することが分かる。参考文献：C.Y. Liu, J. M. Sang, L. Liu, N. S. Tsai, R. Singh, S. J. Hillenius, and H. C. Kirch, "Process Limitation and Device Design Tradeoffs of Self-Aligned TiSi₂ Junction Formation in Submicrometer CMOS Device", IEEE Trans. Electron Device, ED-38, 246 (1991)。

【0012】又、接合部がシリコンの消耗は、安定的な浅い接合の素子の製造を難しくし、シリコン（または接合）の消耗が、接合深さ1 μ m以上になると接合のリーク電流が急激に増加する。参考文献：D. C. Chen, T. R. Cass, J. E. Turner, P. P. Mercant, and K. Yoshida, "TiSi₂ Thickness Limitation for use with Shallow Junction and SWAMI or LOCOS Isolation", IEEE Trans. Electron Device, ED-33, 1463 (1986)。

【0013】また、シリサイドとシリコン界面の屈曲が発生し、これにより接合とシリサイド膜との間が一定でなくなり、電気的な特性が悪くなる。参考文献：R. Liu, D. S. Williams, and W. T. Lynch, "A Study of the Leakage Mechanism of Silicided n⁺-p Junctions", J. Appl. Phys., 62, 1990 (1988)。本発明はこのような問題点を解決するためのもので、シリコン消耗を最小化し、ドーパントの再分布を抑制し、薄い接合を有するようにすることが目的である。

【0014】

【課題を解決するための手段】上記目的を達成するための本発明は、シリコン基板上に耐火性金属とコバルト膜を真空状態のまま蒸着する工程と、熱処理して前記シリコン基板と耐火性金属との境界にシリサイド膜を形成する工程と、エッチング溶液で未反応の前記コバルト膜と耐火性金属とを除去する工程と、からなる。

【0015】

【実施例】以下、本発明を図面を参照して詳述する。図4は本発明のソース・ドレイン領域にコバルトシリサイド膜を形成する形成工程断面図であり、図5は本発明によるTaを用いたシリサイド膜のスペクトルであり、図6は本発明によるZrを用いたシリサイド膜のスペクトルである。本発明のコバルトシリサイド膜形成方法は、図4(a)に示すように、n型シリコン基板1にソース・ドレイン接合のためのp型不純物（ボロンB）イオンを注入する。すなわちpチャネルのトランジスタを形成する場合、n型シリコン基板にボロンをイオン注入してソース・ドレイン接合を形成する。またソース・ドレイン接合の形成されたシリコン基板1上にタングステンTa、シリコニウムZr、ハフニウムHfなどの耐火性金属5を蒸着し、真空とせざることをないようにコバルトCの膜2を蒸着する。この時シリコン基板1の表面に形成された自然酸化膜4は還元されて除去される。ここに耐火性金属5の厚さは70Å以下、コバルト膜2の厚さは

250Å以下とする。

【0016】700℃程の温度で窒素またはアモニア雰囲気において約20秒間熱処理（RIP）すると、図4(b)に示すように、コバルト膜2のコバルト原子が耐火性金属5を通過してシリコン基板1上において、シリサイド（CoSi₂）6の組成を有するニヒタキヤル層が形成される。この時形成されるコバルトシリサイド層の厚さは200Å以下であり、同様にはコバルト膜2、耐火性金属5の層は未反応のまま残る。したがって図4(c)に示すように、3HCl : 1H₂O₂溶液で約15秒間浸漬してコバルトシリサイド6を残して耐火性金属5と未反応のコバルト膜2を除去する。

【0017】このような本発明のシリサイド形成方法において、耐火性金属5を蒸着する理由は、耐火性金属5の酸化電位がシリコンの酸化電位より大きいため、熱処理時のシリコン基板の表面に生成された自然酸化膜4を還元させて除去でき、シリサイドの形成の際発生するシリコン基板消耗の代替とすることができるからである。熱処理工程において初期シリサイド生成物はTaSi₂、ZrSi₂、HfSi₂などであり、シリサイドの初期生成物の生成温度は300℃である。コバルトシリサイドの格子定数はシリコンと類似してニヒタキヤル層へ成長しようとする性質が強い。

【0018】したがって、熱処理時のコバルト原子が、耐火性金属5層を通過して自然酸化膜4が除去されたシリコン表面へ伝達されてコバルトシリサイドが形成される。ここに、耐火性金属としてタンタルTaを使用し、750℃温度で熱処理した後に生成されるコバルトスペクトルである図5と、耐火性金属としてシリコニウムZrを使用し750℃温度で熱処理した後に生成されるコバルトスペクトルである図6とを比較して分かるように、耐火性金属としてどの金属を選択するかによってシリコン表面から生成されるコバルトシリサイド膜の厚さを調整することができる。

【0019】

【発明の効果】以上説明したように、本発明のシリサイド膜の形成方法によれば、次のような効果がある。

1. 接合の形成されたシリコン基板上に耐火性金属を蒸着し、その上にコバルトを蒸着して高温で熱処理しているので、耐火性金属を選択することにより約200Å以内のコバルトシリサイド膜を形成することができるので、薄い接合がより容易に得られる。
2. 図7は本発明によるドーパントの濃度分布図で、接合が形成された基板上に耐火性金属を蒸着し、その上にコバルトを蒸着して、熱処理工程によりコバルトシリサイド膜をシリコン基板の界面に薄く形成するので、接合を構成するドーパントの再分布が抑制できる。
3. 生成されたコバルトシリサイド膜の厚さが薄いのでシリコン基板とコバルトシリサイドとの界面のドーパント濃度は減少しない。のみならず、生成されたコバルト

7

シリサイド膜がエピタキシ(Ep i t a x y)の特性を示すので、コバルトシリサイド/シリコン基板との界面が均一となり、工程の安定性が維持されて半導体素子の特性を向上させる。

【図面の簡単な説明】

【図1】従来のシリサイド形成工程断面図である。

【図2】一般のP/N接合のドーパントの再分布図である。

【図3】従来のコバルトシリサイド形成方法によるドーパントの再分布図である。

【図4】本発明のシリサイド形成工程断面図である。

10

8

【図5】本発明によるTaを用いたシリサイド膜のスペクトルである。

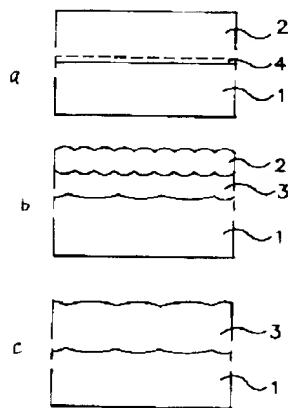
【図6】本発明によるZrを用いたシリサイド膜のスペクトルである。

【図7】本発明によるドーパントの濃度分布図である。

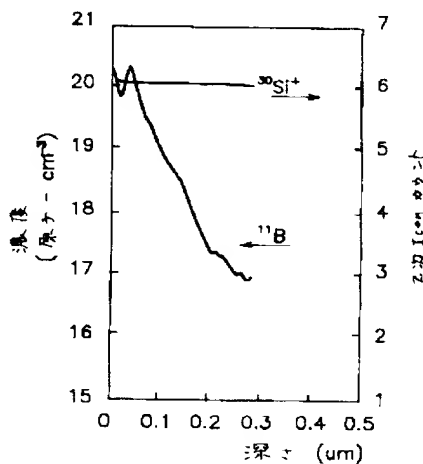
【符号の説明】

- 1 シリコン基板
- 2 コバルト膜
- 4 自然酸化膜
- 5 耐酸性金属
- 6 シリサイド

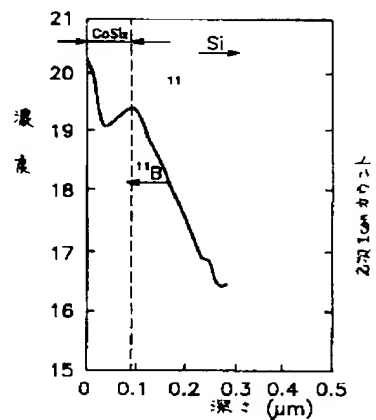
【図1】



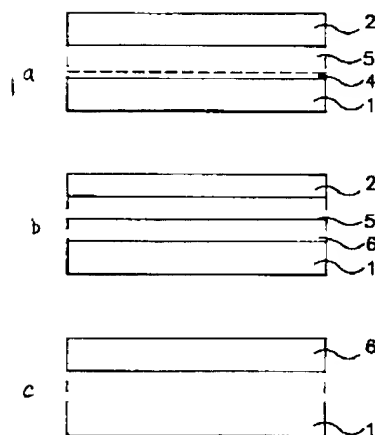
【図2】



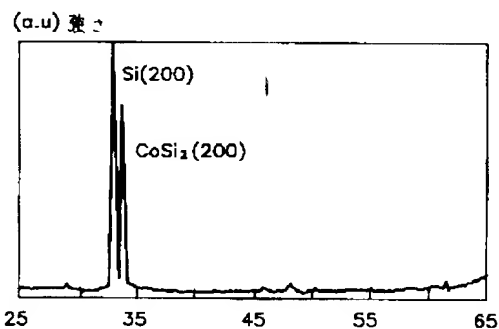
【図3】



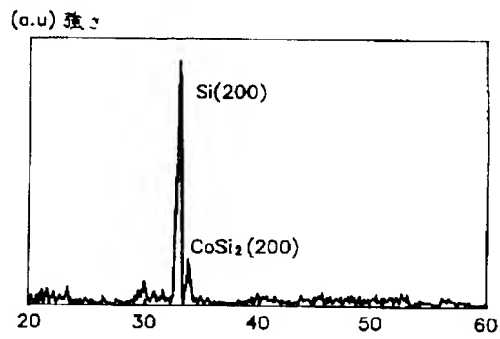
【図4】



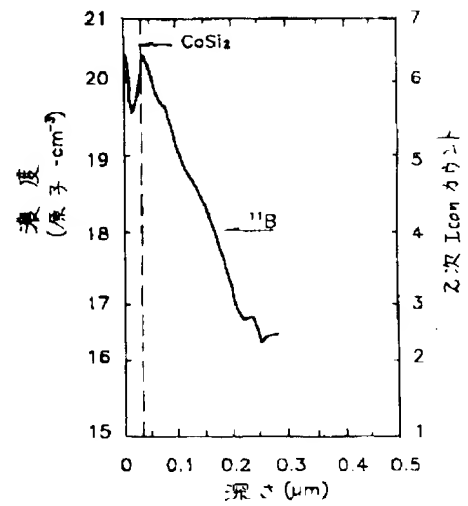
【図5】



【図6】



【図7】



フロントページの続き

(56) 参考文献 特開 平1-132768 (J P, A)